

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 5 日
Date of Application:

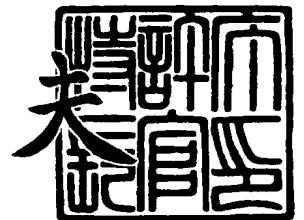
出 願 番 号 特 願 2 0 0 2 - 3 7 4 3 8 8
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 3 7 4 3 8 8]

出 願 人 松 下 電 器 産 業 株 式 会 社
Applicant(s):

2 0 0 3 年 1 0 月 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 8 2 6 1 71

【書類名】 特許願

【整理番号】 2033830147

【提出日】 平成14年12月25日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 5/39

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 小田川 明弘

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 松川 望

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 杉田 康成

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 磁化スイッチ素子および磁気メモリ

【特許請求の範囲】

【請求項 1】 少なくとも 1 つの自由磁性体と、少なくとも 1 つの転移層と、少なくとも 1 つのキャリア供給体があり、前記自由磁性体と前記転移層が磁氣的に結合され、前記転移層が、前記キャリア供給体からの電子またはホール of 注入により、少なくとも強磁性―常磁性転移を行うことで、前記自由磁性体の磁化方向を変化させることを特徴とする磁化スイッチ素子。

【請求項 2】 転移層が、電子またはホール of 注入あるいは誘起がない状態で、常磁性または非磁性であることを特徴とする請求項 1 記載の磁化スイッチ素子。

【請求項 3】 少なくとも 1 つの転移層があり、前記転移層が、電子またはホール of 注入あるいは誘起により少なくとも常磁性相から磁性相への転移を行い、且つ前記転移時に、外部磁場をアシストすることで、前記転移層の磁化方向を変化制御させることを特徴とする磁化スイッチ素子。

【請求項 4】 少なくとも絶縁体を介して対向する転移層と電極があり、少なくとも前記転移層と電極間に電圧を印可することにより、前記転移層が磁氣的転移を起す請求項 1～3 記載の磁化スイッチ素子。

【請求項 5】 少なくとも絶縁体とキャリア供給体を介して対向する転移層と電極があり、少なくとも前記転移層と電極間に電圧を印可することにより、前記転移層が磁氣的転移を起す請求項 4 記載の磁化スイッチ素子。

【請求項 6】 少なくとも転移層、磁性体の何れかが、磁性半導体であることを特徴とする請求項 1～5 記載の磁化スイッチ素子。

【請求項 7】 電圧スイッチと、前記電圧スイッチにより印可される電圧により磁気転移する転移層と、前記転移層との磁気結合により磁化方向を変化させる自由磁性体と、前記自由磁性体の磁化方向を読みとることのできる磁気抵抗効果部を有し、これらを複数個備えて構成される磁気メモリ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、情報通信端末などに使用される光磁気ディスク、ハードディスク、デジタルデータストリーマ（DDS）、デジタルVTR等の磁気記録装置の再生ヘッド、回転速度検出用の角速度磁気センサー、応力変化、加速度変化などを検知する応力または加速度センサーあるいは熱や化学反応による磁気抵抗効果の変化を利用した熱センサーや化学反応センサーに代表される磁気抵抗センサーや、磁気ランダム・アクセス・メモリ、リコンフィギュアブルメモリなどに代表する磁気固体メモリ、あるいは磁気による電流スイッチ（磁気スイッチ）素子、さらには電圧による磁化反転を行う電圧磁化スイッチ素子等関するものである。

【0002】**【従来の技術】**

磁性体内の磁化状態は、交換エネルギー、結晶磁気異方性エネルギー、静磁エネルギー、外部磁場によるゼーマンエネルギーの和によって決定されることが知られている。このうち、磁化反転を誘起するために制御可能な物理量は、静磁エネルギーとゼーマンエネルギーであり、磁気デバイスの磁化状態を電氣的エネルギーにより制御する場合、従来、電流が流れる際に発生する磁界を利用することで行われてきた。なお、本願に直接的に関連する先行文献は見あたらなかった。

【0003】**【発明が解決しようとする課題】**

しかしながら、例えば、線電流による磁場発生エネルギー変換効率は、1%程度しかない。さらに、線電流の場合、磁界強度は距離に反比例する関係にある。多くの場合、線電流を流す導線と、ここから発生する磁場を利用する磁気でバイアス間には、絶縁体をもうける必要があるために、この変換効率は1%よりさらに低下する。これらのことが、電氣的エネルギーによる磁化状態の制御を行う必要がある磁気デバイスの工業的普及を妨げてきた。

【0004】

本発明は、かかる従来の課題に対して、磁性体内の磁化状態を高いエネルギー変換効率で反転する方法と、その好ましいデバイス構成例を提供することで、外部磁場による磁化状態を変化させる磁気デバイス全般のエネルギー消費量を大幅

に削減することを目的とする。

【0005】

【課題を解決するための手段】

前記課題を解決するために、本発明は、少なくとも1つの自由磁性体と、少なくとも1つの転移層があり、自由磁性体と転移層が磁氣的に結合され、転移層が、電子またはホールの注入あるいは誘起により少なくとも強磁性-常磁性転移を行うことで、自由磁性体の磁化方向を変化させることを特徴とする磁化スイッチ素子である。本発明のように、転移層への電子、またはホールの注入、あるいは誘起を用いることで、磁化状態を変化させるのに要する電氣的エネルギーの変換効率が大幅に向上する。

【0006】

また本発明は、転移層が、電子またはホールの注入あるいは誘起がない状態で、常磁性または非磁性であることを特徴とする磁化スイッチである。電子またはホールの注入あるいは誘起が無い状態で、常磁性あるいは非磁性状態であることで、磁化変化を行うのに必要なエネルギーがさらに減少できる。

【0007】

また本発明は、少なくとも1つの転移層があり、転移層が、電子またはホールの注入あるいは誘起により少なくとも常磁性相から磁性相への転移を行い、且つ転移時に、外部磁場をアシストすることで、転移層の磁性層できまる磁化方向を変化制御させることを特徴とする磁化スイッチ素子である。特に転移層が強磁性発現時に、その転移過程の弱い飽和磁化を持つ強磁性状態で、磁化状態を変化させることで、外部磁場の省エネルギー化が行える。

【0008】

また本発明は、少なくとも絶縁体を介して対向する転移層と電極があり、少なくとも転移層と電極間に電圧を印可することにより、転移層が磁氣的転移を起す磁化スイッチ素子である。転移層と電極の間に、少なくとも絶縁体をもうけることで、転移層への電子またはホールの注入あるいは誘起を低消費電力で行うことができる。またこの際に、転移層と電極の間に、少なくとも絶縁体と転移層に接してキャリア供給体をもうけることで、転移層への電子またはホールの注入ある

いは誘起を更に低消費電力で行うことができる。

【0009】

ここで、本発明の磁化スイッチ素子を構成する、転移層、磁性体の少なくとも何れかは、少なくとも2元からなる化合物半導体中に、IVa~VIII、IVbから選ばれた少なくとも1種の元素が含まれる磁性半導体であるのが好ましい。

【0010】

また本発明は、電圧スイッチと、電圧スイッチにより印可される電圧により磁気転移する転移層と、転移層との磁気結合により磁化方向を変化させる自由磁性体と、自由磁性体の磁化方向を読みとることのできる磁気抵抗効果部を有し、これらを、複数個備えて構成される磁気メモリである。この際、電圧スイッチは、半導体基板上に集積されたスイッチ素子であり、任意の位置のスイッチング動作により、自由磁性体に蓄えられたメモリの読み出し・書き込みをランダムに行うことのできるランダムアクセスメモリを実現できる。

【0011】

【発明の実施の形態】

本発明の磁化スイッチについて図を用いて説明を行う。まず、図1は、電極、絶縁層、キャリア供給層、転移層、磁性層の順に積層体として構成されている。図1(a)によれば、磁性層と反強磁性を示す転移層とが磁氣的に結合されている様子を示している。本構成においては、絶縁層を介してキャリア供給層と転移層との接合体に電圧が印可される。キャリア供給層から転移層へのキャリア注入によって、転移層は図1(a)の反強磁性から図1(b)の常磁性、図1(c)の強磁性へと転移し、転移層と磁氣的に結合している磁性層が強磁性を示す転移層の磁化方向に磁化をそろえることになる。

【0012】

この際に、キャリア供給層は無バイアス下においてキャリアを少なくとも $10^{18}/\text{cm}^3$ 以上蓄えているのが重要であり、キャリア供給層と転移層との接合界面において、少なくともP-N接合と同様の状態を、あるいは少なくともP-I-N接合の同様の状態を、あるいは少なくとも2次元電子ガス状態が実現しているのが好ましい。ここでI層はショットキー障壁であっても良い。あるいは、キャリア供給層

が金属体で、転移層が半導体である場合には、両者においてM-I-S接合と同様の状態が形成されていても良い。すなわち、高濃度キャリアを有したキャリア供給層と転移層を接する、あるいは絶縁層（I）を介して接することにより、バイアス印可下において、容易に転移層にキャリア供給層から多くのキャリア供給の実現を果たし、転移層への磁性発現を可能にする。この際には、キャリア供給層から転移層へのキャリア注入はアバランシェ的なキャリア移動の起こるのが好ましい。

【0013】

図2には、電圧印可に伴った転移層の磁化状態変化の様子を示している。電極からの電圧印可によって生じるキャリア注入に伴い、転移層は、反強磁性から常磁性、強磁性とその状態を変化させ、図1に示した素子動作を実現する。なお、図2では変化の様子を線形応答的に表したが、非線形応答する場合であってももちろん構わない。

【0014】

図3は、転移層が電子またはホール注入あるいは誘起が無い状態で、常磁性あるいは非磁性状態であり、電子またはホール注入あるいは誘起により少なくとも常磁性相から磁性相への転移を行う様子を示しており、ここでの磁性相は強磁性を示している。さらに、図4のように、常磁性-強磁性転移時（図4（b）参照）に、外部磁場をアシストすることで、転移層の強磁性状態での磁化方向を変化させる磁化スイッチ素子も構成できる。転移層の強磁性への転移過程の弱い飽和磁化を持つ強磁性状態で、磁化状態を変化させることで、外部磁場の省エネルギー化が行えるうえでメリットがある。

【0015】

また図5のように、一部面内構造を取り入れた素子構成をしても、図1や図3と同等の効果が得られる。

【0016】

従来の外部磁界印可による磁化方向制御ではなく、磁化スイッチによる磁化方向制御を用いれば、本発明の磁化スイッチと磁気抵抗素子部を組み合わせることにより、図6のような電圧制御の磁気デバイスを構成することができる。この際

、磁気デバイスは磁気抵抗素子を非磁性層を介した2つの強磁性層の磁化方向の平行・反平行を実現することによって行うものとする。このような構成を採用することにより、磁化スイッチの動作の可否を磁気抵抗効果を用いて評価検証することが可能となる。以後に述べる詳細な実施例においては、この磁気抵抗効果によって、磁化スイッチの実証を行った。

【0017】

ここで、転移層として用いる材料として、磁性半導体を主成分とするのが好ましく、母材となる半導体は化合物半導体が磁性を誘起する上で好ましく、GaAs、GaSe、AlAs、InAs、AlP、AlSb、GaP、GaSb、InP、InSb、In₂Te₃、ZnO、ZnS、ZnSe、ZnTe、CdSe、CdTe、CdSb、HgS、HgSe、HgTe、SiC、GeSe、PbS、Bi₂Te₃、Sb₂Se₃、Mg₂Si、Mg₂Sn、Mg₃Sb₂、TiO₂、CuInSe₂、CuHgIn₄、ZnIn₂Se₄、CdSnAs₂、AgInTe₂、AgSbSe₂、GaN、AlN、GaAlN、BN、AlBN、GaInNAsなど、I-V族、I-VI族、II-IV族、II-V族、II-VI族、III-V族、III-VI族、IV-IV族、I-III-VI族、I-V-VI族、II-III-VI族、II-IV-V族などから選ばれ、IVa~VIII、IVbから選ばれた少なくとも1種の元素を化合物半導体中に含んで誘起される磁性半導体であるのが好ましい。

【0018】

あるいは、QDA(QはSc, Y, ランタノイド, Ti, Zr, Hf, V, Nb, Ta, Cr, Ni, Znから選ばれた少なくとも1種、AはC, N, O, F, Sから選ばれた少なくとも1種、Dは、V, Cr, Mn, Fe, Co, Niから選ばれた少なくとも1種)である磁性半導体であるのが好ましい。

【0019】

また特に、MAX(Mは、B、Al、Ga、Inから選ばれた少なくとも1種、AはNまたはPから選ばれた少なくとも1種、XはIVa~VIII、IVbから選ばれた少なくとも1種)である磁性半導体、あるいは、ZnOX(XはIVa~VIII、IVbから選ばれた少なくとも1種)である磁性半導体、あるいは、D₀Z(DはTi、Zr、V、Nb、Fe、Ni、Al、In、Sn、から選ばれた少なくとも1種)、ZはD元素を除くIVa~VIII、IVbから選ばれた少なくとも1種)である磁性半導体であることが好ましい。

【0020】

さらに、転移層が、外部電界によりメタ磁性転移をする材料であるのも磁化スイッチを実現できる上で好ましい。

【0021】

また絶縁層に用いられる材料としては、絶縁体あるいは半導体であれば何れでも良いが、特にMg, Ti, Zr, Hf, V, Nb, Ta, Crを含む IIa~VIa, La, Ceを含むランタノイド、Zn, B, Al, Ga, Siを含む IIb~IVbから選ばれた元素と、F、O、C、N、Bから選ばれた少なくとも元素との化合物であることが好ましい。

【0022】

また、電極体の好ましい材料としては、抵抗率が $100\mu\Omega\text{cm}$ 以下の材料であれば何れでも良い。

【0023】

また、キャリア供給体は、無バイアス下においてキャリアを少なくとも $10^{19}/\text{cm}^3$ 以上蓄えていれば、金属体をはじめ、いずれでも良い。ただし、半導体で構成される転移層との相性から、バンドギャップが 1eV 以下の材料が好ましい。

【0024】

また磁化安定層としては、高保持力磁性体、積層フェリ磁性体、反強磁性体あるいは積層フェリ磁性体と反強磁性体の多層膜であるのが好ましく、高保持力磁性体としては、CoPt, FePt, CoCrPt, CoTaPt, FeTaPt, FeCrPtなどの保持力が 100e 以上である材料が好ましく、また反強磁性体としては、PtMn, PtPdMn, FeMn, IrMn, NiMn等が好ましく、また積層フェリ磁性体としては、磁性体と非磁性体の多層構造を持ち、ここで用いられる磁性体として、CoまたはCoを含んだFeCo, CoFeNi, CoNi, CoZrTa, CoZrB, CoZrNb合金等を用い、またこの際非磁性体としては、Cu, Ag, Au, Ru, Rh, Ir, Re, Osあるいはこれらの金属の合金、酸化物を用いて構成することが好ましい。

【0025】

また、自由磁性層を構成する磁性体としては、Fe, Co, Ni, FeCo合金, NiFe合金, CoNi合金, NiFeCo合金、あるいは、FeN, FeTiN, FeAlN, FeSiN, FeTa_nN, FeCo_nN, FeCoTiN, FeCo(Al, Si)_nN, FeCoTa_nN等の窒化物、酸化物、炭化物、硼化物、フッ化物磁性体に代表されるTMA (Tは、Fe, Co, Niから選ばれた少なくとも1種

、Mは、Mg, Ca, Ti, Zr, Hf, V, Nb, Ta, Cr, Al, Si, Mg, Ge, Gaから選ばれた少なくとも1種、またAは、N, B, O, F, Cから選ばれた少なくとも1種)、あるいは(Co, Fe)M (Mは Ti, Zr, Hf, V, Nb, Ta, Cu, Bから選ばれた少なくとも1種)、あるいはFeCr、FeSiAl, FeSi, FeAl, FeCoSi, FeCoAl, FeCoSiAl, FeCoTi, Fe(Ni)(Co)Pt, Fe(Ni)(Co)Pd, Fe(Ni)(Co)Rh, Fe(Ni)(Co)Ir, Fe(Ni)(Co)Ru, FePt等に代表されるTL (TはFe, Co, Niから選ばれた少なくとも1種、LはCu, Ag, Au, Pd, Pt, Rh, Ir, Ru, Os, Ru, Si, Ge, Al, Ga, Cr, Mo, W, V, Nb, Ta, Ti, Zr, Hf, La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luから選ばれた少なくとも1種)等の強磁性体、またあるいは、Fe₃O₄あるいはXMnSb (Xは、Ni, Cu, Ptから選ばれた少なくとも一つ)、LaSrMnO, LaCaSrMnO, CrO₂に代表されるハーフメタル材料、あるいは、QDA(QはSc, Y, ランタノイド, Ti, Zr, Hf, Nb, Ta, Znから選ばれた少なくとも1種、AはC, N, O, F, Sから選ばれた少なくとも1種、Dは、V, Cr, Mn, Fe, Co, Niから選ばれた少なくとも1種)、あるいはGaMnN, AlMnN, GaAlMnN, AlBMnN等のRDA (Rは、B, Al, Ga, Inから選ばれた1種、Dは、V, Cr, Mn, Fe, Co, Ni から選ばれた1種、AはAs, C, N, O, P, Sから選ばれた1種)等に代表される磁性半導体、あるいは、ペロブスカイト型酸化物、フェライト等のスピネル型酸化物、ガーネット型酸化物が好ましい。

【0026】

またさらに、素子をサブミクロンサイズにする場合には、図1および図3、図4において示した(自由)磁性層に対して自由磁性層1、非磁性層、自由磁性層2で構成された積層フェリ磁性体にて構成すると、微細化した際の反磁界成分が低減でき、サブミクロンサイズにても軟磁性を保持することができて好ましい。

【0027】

(実施例1)

MBE (分子線エピタキシー) 法を用いて図7に示す以下のサンプルを作成した。

【0028】

サンプル1

サファイア(0001)基板/絶縁層 AlN(500)/キャリア供給層 AlN:Si(100)/転位層 AlMnN:Si(10)/自由磁性層 CoFe(10)/トンネル絶縁層 AlO(1)/固定磁性層 CoFe(10)/反強磁性層 PtMn(25)/電極 Ta(3)・Cu(100)・Ta(25)

(カッコ内の数字は厚み、カッコ内の単位はnm)

基板上にAlNをあらかじめ約500-600℃の基板温度(典型的には550℃)にて作成し、続いてAlN:Si/AlMnN:Si多層膜を約200-300℃の基板温度(典型的には250℃)にて、その上にCoFeを室温-200℃の基板温度(典型的には室温)にて作成した。AlMnN:Si層はAl_{0.8}Mn_{0.2}N:Siにて作成した。AlMnN層のMn量は0.001から0.25が最も再現性良く磁性体として作成でき、且つ(半)導体としても適していることを確認した。またAlN:Si層はキャリア供給体として配したもので、AlMnN:Si層に効果的にキャリアを注入する為に配している。

【0029】

キャリア供給のためにドーピングするSiは仕込み見込み量として0.001から0.3にて導入するのが再現性良くキャリア供給体として作製できた。本実施例ではあらかじめ単層のAlN:Si膜における仕込み見込み量として0.1として配し、そのキャリア数をホール測定により算出して $10^{18}/\text{cm}^3$ 以上であったので、AlN:Si、AlMnN:Si共に仕込み見込み量を0.1として配した。

【0030】

その上にAlO、CoFe、PtMnを堆積した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。ここでは、dの値を0.3から500nmの範囲で変化させて作成を行った。なお、本実施例では示さないが、100nm以上の厚みの場合には、Al₂O₃をスパッタにより堆積する方法を採った。また、500nm以上については、主として、ポリイミドのような有機膜などの他の絶縁体を用いて素子を作成した。PtMnは反強磁性体で、磁気結合により隣接するCoFe層を固定磁性層としている。素子形状はフォトリソグラフィック的な手法により、微細加工した。さらにその上にTa(3)/Cu(50)/Ta(25)を形成し電極とした。

【0031】

ここで加工したサンプルのうち、電圧印可部のサイズはおよそ $1.5\mu\text{m} \times 3\mu\text{m}$ の

領域である。

【0032】

なお、用いた異種成膜装置間の切り替えは、可能な限り、真空中搬送路を経由しており、できるだけ、大気暴露を避けて行った。PtMnを用いたため、280℃、5 kOe磁場中で熱処理し、PtMnに一方向異方性を付与した。

【0033】

また本実施例では、MBEにより多層膜を作製したが、パルスレーザー堆積法およびマグネトロンスパッタ法、電子ビーム蒸着法を用いても、所望の多層膜が作製できた。

【0034】

図7は構成した素子の断面構成を模式的に示している。

【0035】

パシベーション層を配し、転移層に電圧を印可できるようにし、転移層の磁気的变化はAlO層を介した磁性層との磁気抵抗効果で検出する構成である。

【0036】

サンプル1において測定温度範囲が4 Kから370 Kにての測定を行った結果、磁気抵抗変化の検出される温度は、少なくとも4 Kから370 K全域にわたってであった。ただし、より明瞭に観測された素子温度である低温下（ここでは23 K）に保ち、その電荷注入効果について調べた。キャリア供給層から転移層への電圧印可が行える、正の電圧印可（電子は転移層からキャリア供給層へ移動）（0～200 V）によっては、変化は示さないが、負の電圧印可（電子はキャリア供給層から転移層へ移動）（0～-200 V）によって強磁性特性を有する特性を示した。磁気抵抗変化は少なくとも30%以上を示した。このことは、転移層が電圧印可により磁性制御可能であり、強磁性が誘起されていることを示している。サンプル1では磁気抵抗誘起は約-20 Vで発現し、約-120 Vにて最大の抵抗変化を示し、その後には飽和の傾向を示した。なお、電圧印可において、リークや破壊を避けるため、パシベーション層厚であるdを少なくともdは1nmから1000nmの範囲で構成するのが好ましい。（図7参照）

本実施例では、AlN/AlN:Si/AlMnN:Si多層膜部を用いたが、いずれも窒化物

のため相性が良く、界面が乱れにくいいため、好ましい結果が得られていると考えられる。

【0037】

また、ほぼ同様の作成条件にて、転移体として作製を行った $\text{Ga}_{1-x}\text{Mn}_x\text{N}:\text{Si}$, ($\text{Ga}_{0.5}\text{Al}_{0.5}$) $_{1-x}\text{Mn}_x\text{N}:\text{Si}$, ($\text{Al}_{0.9}\text{B}_{0.1}$) $_{1-x}\text{Mn}_x\text{N}:\text{Si}$ を用いても、同様の素子動作が認められた。(ここで、転移体のみ変更し、それ以外の構成要素はサンプル1と同じ構成を用いた。また、 x は0.01~0.2で行った。)

また、本実施例では、キャリア供給体は $\text{AlN}:\text{Si}$ として作製を行ったが、転移体との相性から同種の材料にキャリアドーピングを行える系として本材料を選択した。しかし、キャリア供給体として $\text{AlN}:\text{Ge}$ や $\text{GaN}:\text{Si}$ などを用いても同種の素子動作が可能である。キャリア供給体の材料選定には、転移体と同種の磁性半導体へキャリアドーピングした系を採用するのが好ましい。

【0038】

本実施例により、本発明に記載の、キャリア供給層/転移層/磁性層(/トンネル層/磁性層)の構成を実現することで、転移層へのキャリア注入によって磁性を制御でき、所望の磁化スイッチを実現できることが分かった。

【0039】

(実施例2)

実施例1のサンプル1の構成を用いて磁気メモリを試作した。

【0040】

試料サンプルの作製は実施例1にて述べた方法と同様なので、ここでは割愛する。

【0041】

まず、半導体スイッチを構成するCMOS基板上に、図9あるいは図10にて示すような基本構成の磁気デバイスで集積化した磁気メモリを作製した。

【0042】

素子配列は、 16×16 素子を1ブロックとし、合計8ブロックとした。

【0043】

なお、CMOS素子部と接続するためのTEOS層間コンタクトには、 Pt/SrRuO_3 を用

いた。

【0044】

磁気デバイスの典型的な素子断面積は $0.5\mu\text{m} \times 0.7\mu\text{m}$ である。

【0045】

なお、ワード線およびビット線などには全て主としてCuを用いた。

【0046】

2つの選択された記録線間において電圧 V_G の印可によって転移層の状態変化を制御する。

【0047】

あるいは図9に示したような、2つの選択された記録線による電圧 V_G の印可と同時にセンス線を用いた磁化印可をアシストすることにより磁化状態を変化をより容易に制御する。その際、素子の概略構成は図8の様に作製する。

【0048】

図9にて示すように、記録線1、記録線2にて表されるワード線とビット線間に、書き込む情報に応じて電圧 V_G の印可を行い、同時期にセンス線である上部のCu線に電流誘起磁界を発生させることで、各ブロック毎に1素子ずつに同時に書き込みを行い、8ビット信号をそれぞれの素子の自由磁性層部分にて構成されるメモリー層に記録した。各ブロックで、自由磁性層に記録したメモリ情報は、図10にて示すように、磁気抵抗素子部の抵抗を検出するビット線—センス線間に電流を流し、同一ビット線上にあるダミー素子との間に生じた電圧を、コンパレータにより比較し、それぞれのビット情報を読みとった。

【0049】

さらに、同様の構成を用いて、CMOS基板にて構成されたFET素子および本発明の磁気メモリを図11の様に構成することによってリコンフィギュアブルなメモリ素子を構成できる。

【0050】

図11では、メモリ機能を搭載したプログラマブルメモリ、あるいはリコンフィギュアブルメモリ、あるいはFPGAなどに用いられる基本回路の略図を示している。図で、 R_c は、FETのon抵抗で、 $V_o = V_i \times (R_v + R_c) / (R_i + R_v + R_c)$ の関係がある

。磁気抵抗素子部の抵抗が互いの磁化が平行なときを R_{vp} とし、反平行なときを R_{vap} とし、反平行の時の抵抗が高いとすると、

負荷回路のゲート電圧 V_d と、磁気抵抗素子の抵抗の関係を

$$V_d < V_0 = V_i \times (R_{vap} + R_c) / (R_i + R_{vap} + R_c)$$

$$V_d > V_0 = V_i \times (R_{vp} + R_c) / (R_i + R_{vp} + R_c)$$

のようにすることで、不揮発性リコンフィギュラブルメモリとして用いることができる。

これは、例えば、負荷回路として、論理回路を用いた場合は不揮発プログラマブル素子として、また、負荷回路を表示回路装置とすれば、静止画像などの不揮発保存なに使用でき、これら複数の機能を集積したシステム L S I として用いることができる。

【 0 0 5 1 】

尚、図 1 1 中で、FET はそれぞれ CMOS ウェハ上に作製することが可能である。

【 0 0 5 2 】

またワード線とビット線は、素子から絶縁された位置に配置することが好ましい。

【 0 0 5 3 】

また本実施例では、アシスト線を用いた動作の例を示したが、アシスト線による磁界駆動を全く用いないで記録線 1 および記録線 2 のみを用いての動作ができることも併せて確認した。

(実施例 3)

P L D (パルスレーザー堆積) 法を用いて以下のサンプルを作成した。

【 0 0 5 4 】

サンプル 1

サファイア (0001) 基板/絶縁層 $AlN(500)$ /キャリア供給層 $AlN:Si(100)$ /転位層 $AlCoN:Si(10)$ /自由磁性層 $NiFe(10)$ /トンネル絶縁層 $AlO(1)$ /固定磁性層 $CoFe(10)$ /反強磁性層 $PtMn(25)$ /電流 $Ta(3) \cdot Cu(100) \cdot Ta(25)$

(カッコ内の数字は厚み、カッコ内の単位は nm)

基板上に AlN をあらかじめ約 $600-800^{\circ}C$ の基板温度 (典型的には $650^{\circ}C$)

)にて作成し、続いてAlN:Si/AlCoN:Si多層膜を約400-600℃の基板温度(典型的には550℃)にて、その上にCoFeを室温-200℃の基板温度(典型的には室温)にて作成した。AlCoN:Si層は $\text{Al}_{0.8}\text{Co}_{0.2}\text{N}:\text{Si}$ にて作成した。AlCoN層のCo量は0.001から0.25が最も再現性良く磁性体として作成でき、且つ(半)導体としても適していることを確認した。またAlN:Si層はキャリア供給体として配したもので、AlCoN:Si層に効果的にキャリアを注入する為に配している。なお、AlN:Si、AlCoN:Si共に仕込み見込み量を0.1として配した。

【0055】

その上にAlO、CoFe、PtMnを堆積した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。ここでは、dの値を0.3から500nmの範囲で変化させて作成を行った。なお、本実施例では示さないが、100nm以上の厚みの場合には、 Al_2O_3 をPLDにより堆積する方法を採った。また、500nm以上については、主として、ポリイミドのような有機膜などの他の絶縁体をスピコートなどの方法で塗布・硬化処理し、素子を作成した。PtMnは反強磁性体で、磁気結合により隣接するCoFe層を固定磁性層としている。素子形状はフォトリソグラフィック的な手法により、微細加工した。さらにその上にTa(3)/Cu(50)/Ta(25)を形成し電極とした。

ここで加工したサンプルのうち、電圧印可部のサイズはおよそ $1.5\mu\text{m}\times 3\mu\text{m}$ の領域である。

【0056】

なお、用いた異種成膜装置間の切り替えは、可能な限り、真空中搬送路を經由しており、できるだけ、大気暴露を避けて行った。PtMnを用いたため、280℃、5K0e磁場中で熱処理し、PtMnに一方向異方性を付与した。

【0057】

また本実施例では、PLD法により多層膜を作製したが、MBE法およびスパッタ法、電子ビーム蒸着法を用いても、所望の多層膜が作製できた。

【0058】

構成した素子の断面構成の模式図は図7と同様である。

【0 0 5 9】

パシベーション層を配し、転移層に電圧を印可できるようにし、転移層の磁気の変化はAlO層を介した磁性層との磁気抵抗効果で検出する構成である。

【0 0 6 0】

サンプル 1 において測定温度範囲が 4 K から 3 7 0 K にての測定を行った結果、磁気抵抗変化の検出される温度は、少なくとも 4 K から 3 7 0 K 全域にわたってであった。ただし、より明瞭に観測された素子温度である低温下（ここでは 1 0 0 K）に保ち、その電荷注入効果について調べた。キャリア供給層から転移層への電圧印可が行える、正の電圧印可（電子は転移層からキャリア供給層）（0 ～ 8 0 V）によっては、変化は示さないが、負の電圧印可（電子はキャリア供給層から転移層）（0 ～ - 8 0 V）によって強磁性特性を有する特性を示した。磁気抵抗変化は少なくとも 1 0 % 以上を示した。このことは、転移層が電圧印可により磁性制御可能であり、強磁性が誘起されていることを示している。サンプル 1 では磁気抵抗誘起は約 - 1 8 V で発現し、約 - 5 0 V にて最大の抵抗変化を示し、その後には飽和の傾向を示した。なお、電圧印可において、リークや破壊を避けるため、パシベーション層厚である d を少なくとも d は 1 nm から 1000 nm の範囲で構成するのが好ましい。（図 7 参照）

（実施例 4）

P L D（パルスレーザー堆積）法を用いて以下のサンプルを作成した。

【0 0 6 1】

サンプル 1

glass基板/ITO/Al₂O₃(100)/ZnNiO(15)/ZnCoO(5)/MnZnO(20)/CoFe(5) NiFe(2)/Ru(0.7)/NiFe(5)/AlO_x(1)/CoFe(15)/PtMn(25)/Ta(5)/Cu(100)/Ta(10)

glass基板上にITO/Al₂O₃(d)/ZnNiO/ZnCoO/ZnMnOの多層膜を450℃から650℃の基板温度（典型的には600℃）にて作成した。これらの膜の作成にはパルスレーザー堆積法を用い、酸素分圧 1×10^{-1} Torr にて行った。その上のCoFe層やNiFe層等は室温下でスパッタ法にて作成した。ここでZnNiO層はZn_{0.5}Ni_{0.5}Oにて、ZnMnO層はZn_{0.75}Mn_{0.25}Oにて、ZnCoO層はZn_{0.75}Co_{0.25}Oにて作成されており、ITO層は電極として、ZnNiO層はキャリア供給層として、ZnCoO/ZnMnO層は転移層とし

て配されている。また、その上のCoFe/NiFe/Ru/NiFeは自由磁性層として配され、CoFe/NiFe/Ru/NiFe/AlO_x/CoFe/PtMnがAlO_xをトンネル層とした磁気抵抗素子部を構成している。なお、NiFe/Ru/NiFeの層はより容易な磁化回転を促すために付与したものである。また、電圧印可によるキャリア注入において、注入効率を向上させるには、絶縁層厚であるdは、1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0062】

測定温度範囲が4Kから370Kにて磁気抵抗変化の測定を行った結果、全域において変化が検出された。

【0063】

ただし、より明瞭に観測された素子温度である低温下（ここでは50K）に保ち、その電荷注入効果について調べた。キャリア供給層から転移層への電圧印可が行える、正の電圧印可（電子は転移層からキャリア供給層）（0～180V）によっては、変化は示さないが、負の電圧印可（電子はキャリア供給層から転移層）（0～-180V）によって強磁性特性を有する特性を示した。磁気抵抗変化は少なくとも10%以上を示した。このことは、転移層が電圧印可により磁性制御可能であり、強磁性が誘起されていることを示している。サンプル1では磁気抵抗誘起は約-20Vで発現し、約-50Vにて最大の抵抗変化を示し、その後には飽和の傾向を示した。

【0064】

また、本実施例のようにITO電極をキャリア注入用電極として形成できたことにより、TFT（薄膜トランジスタ）材を用いる部位にも適用可能であるといえる。このことにより、TFT液晶のマトリクス部に本発明のような磁化スイッチあるいはそれを用いてさらに構成された磁気メモリを形成することができ、マトリクス画像情報を不揮発である磁性メモリ部に蓄えたインスタントオンな画像表示体を構成できる。

【0065】

また本実施例ではITO/Al₂O₃(d)/ZnNiO/ZnCoO/ZnMnO多層膜部を用いたが、いず

れも酸化物のため界面が乱れにくく好ましい結果が得られたものと考えられる。

【0066】

【発明の効果】

本発明の磁化スイッチを用いることで、磁性体内の磁化状態を高いエネルギー変換効率で反転する方法と、その好ましいデバイス構成例を提供することができる。本発明により、外部磁場による磁化状態を変化させる磁気デバイス全般のエネルギー消費量を大幅に削減することができる。

このため、従来の情報通信端末などに使用される光磁気ディスク、ハードディスク、デジタルデータストリーマ（DDS）、デジタルVTR等の磁気記録装置の再生ヘッド、またシリンダーや、自動車などの回転速度検出用の磁気センサー、磁気ランダム・アクセス・メモリ（MRAM）、応力変化、加速度変化などを検知する応力または加速度センサーあるいは熱センサーや化学反応センサー等の特性を向上させることができる。

【図面の簡単な説明】

【図1】

本発明の磁化スイッチの基本構成を示す図

【図2】

本発明の転移層における磁化状態の電圧依存性を示す図

【図3】

本発明の磁化スイッチの基本構成を示す図

【図4】

本発明の磁化スイッチ動作の一形態を示す図

【図5】

本発明の磁化スイッチの基本構成を示す図

【図6】

本発明の磁化スイッチの基本構成を示す図

【図7】

本発明の磁化スイッチを用いたデバイス構成例を示す図

【図8】

本発明の磁気メモリの基本構成を示す図

【図 9】

本発明の磁化スイッチを用いた磁気メモリ構成例を示す図

【図 1 0】

本発明の磁化スイッチを用いた磁気メモリ構成例を示す図

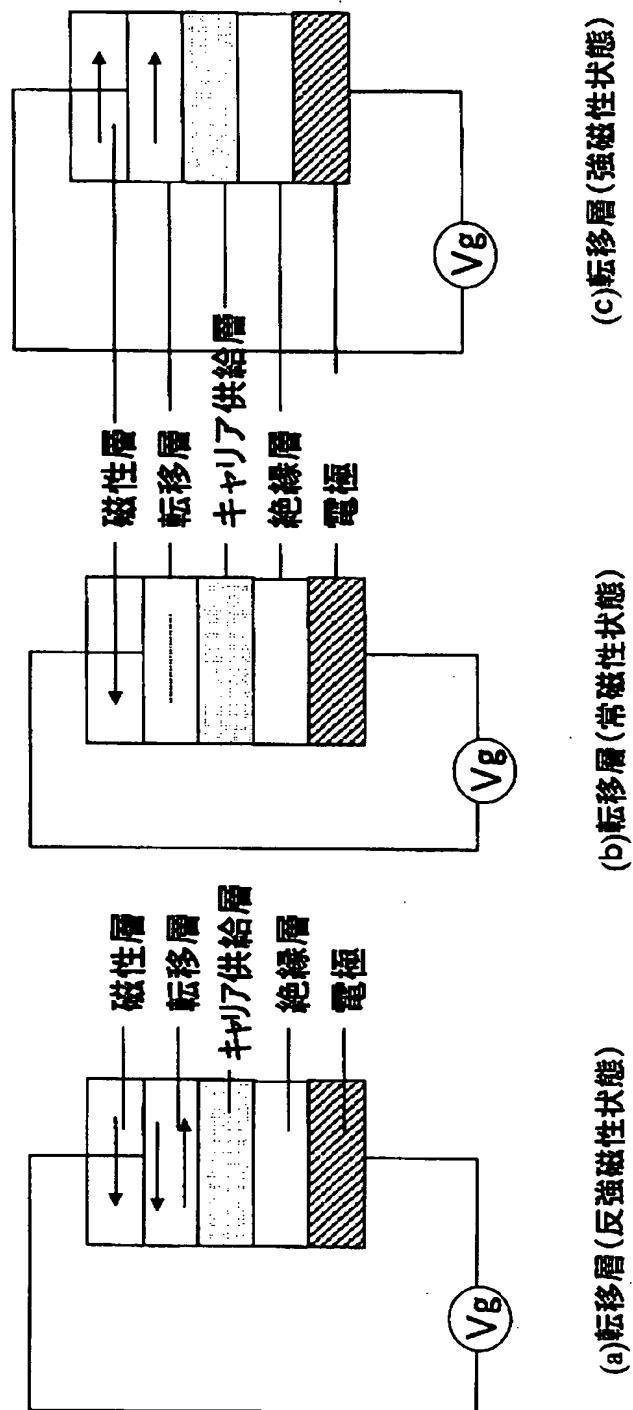
【図 1 1】

本発明の磁化スイッチを用いたデバイス構成例を示す図

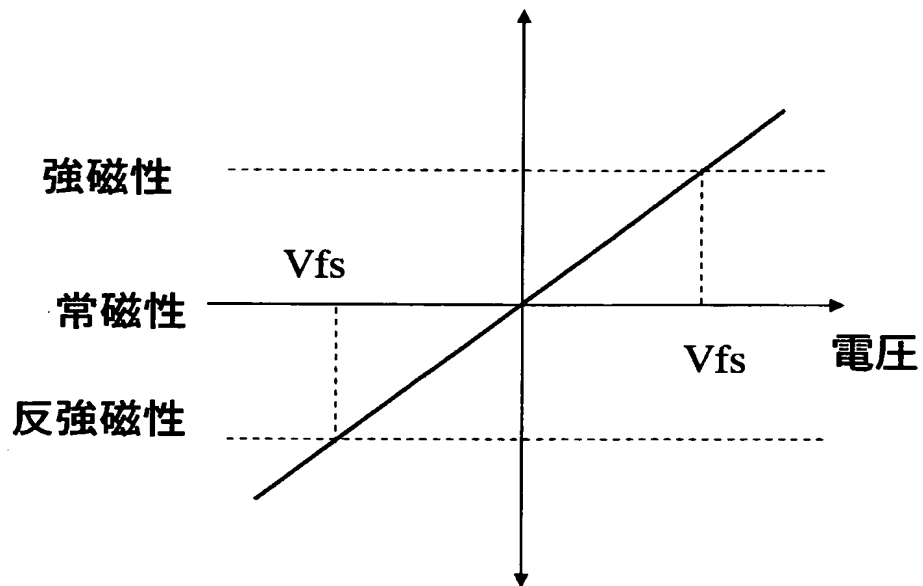
【書類名】

図面

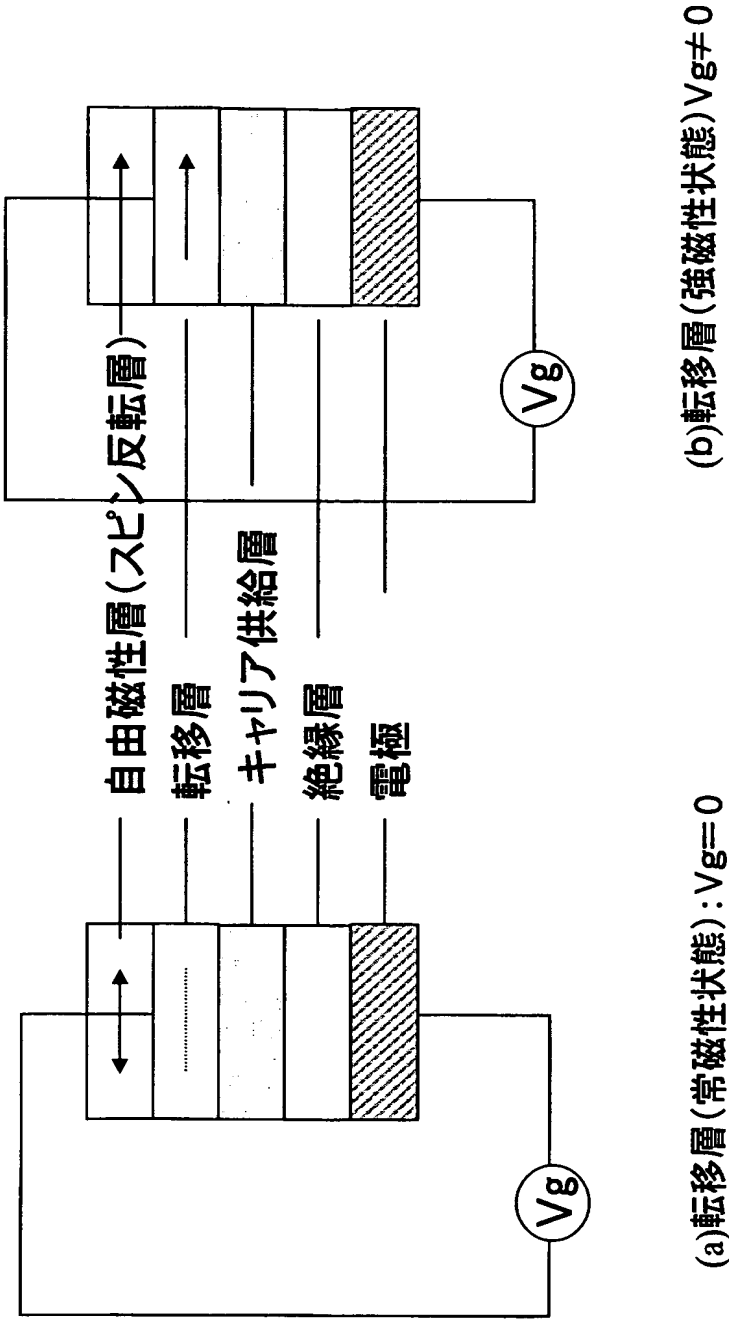
【図 1】



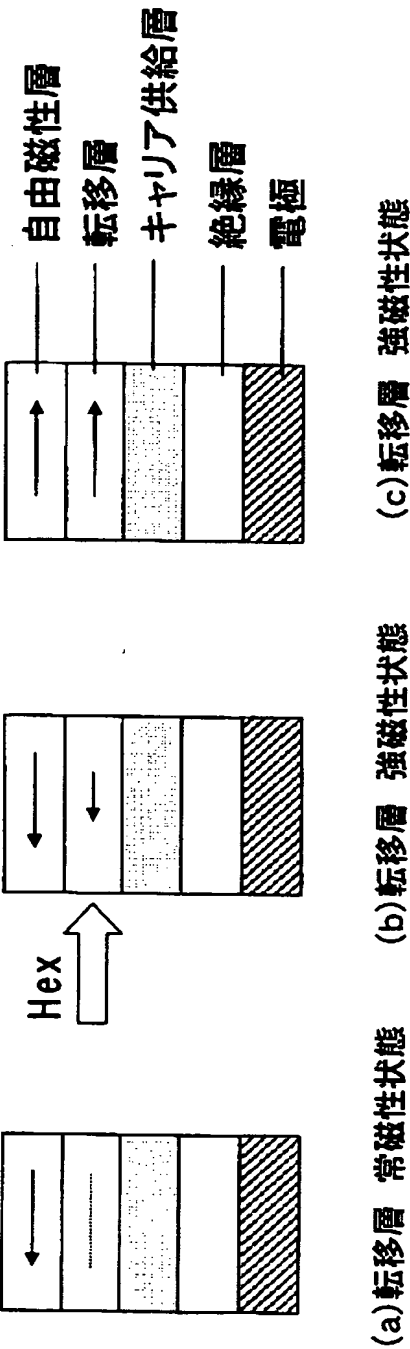
【図 2】



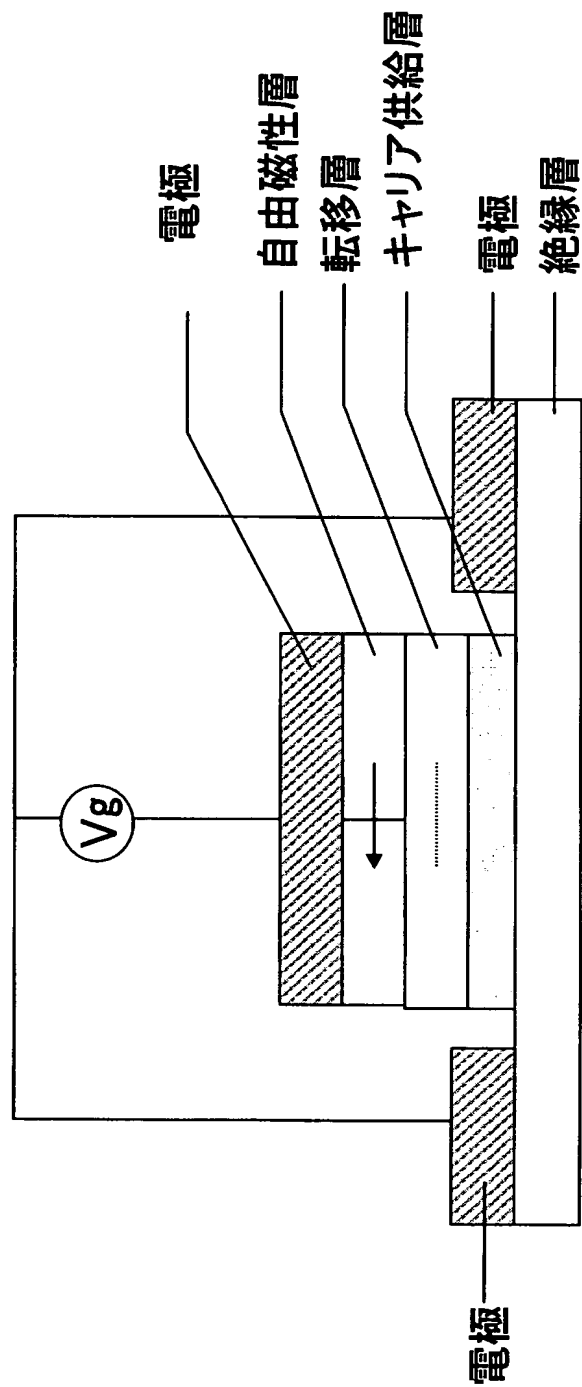
【図 3】



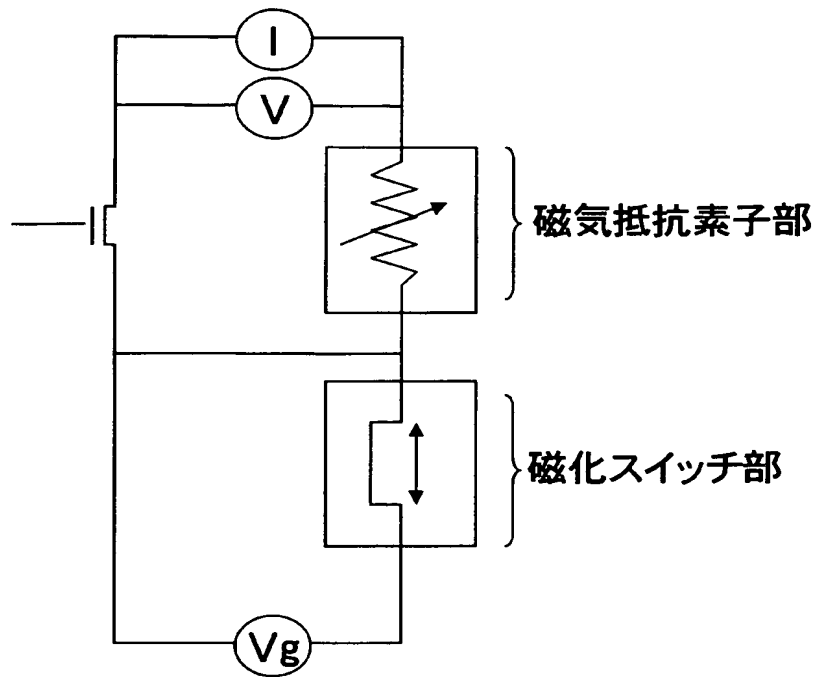
【図 4】



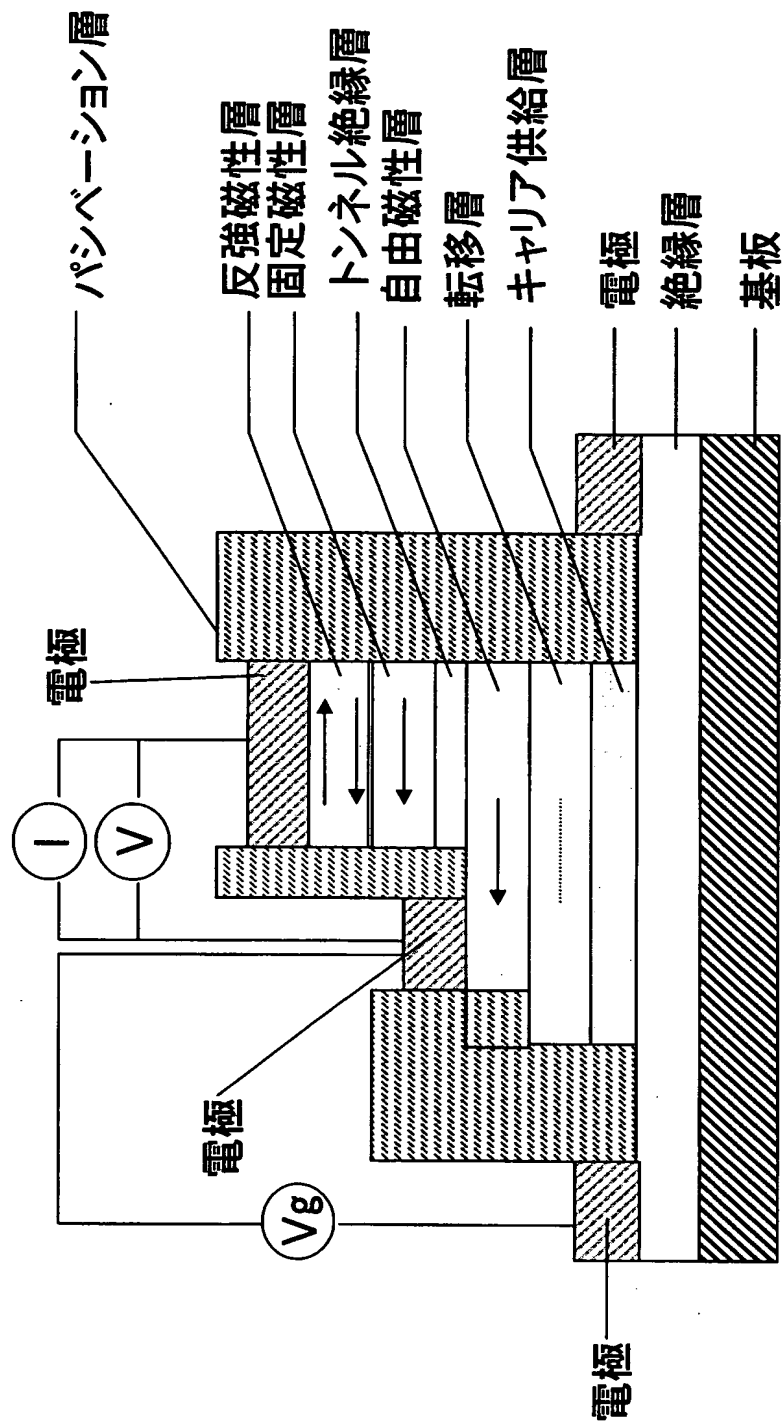
【図 5】



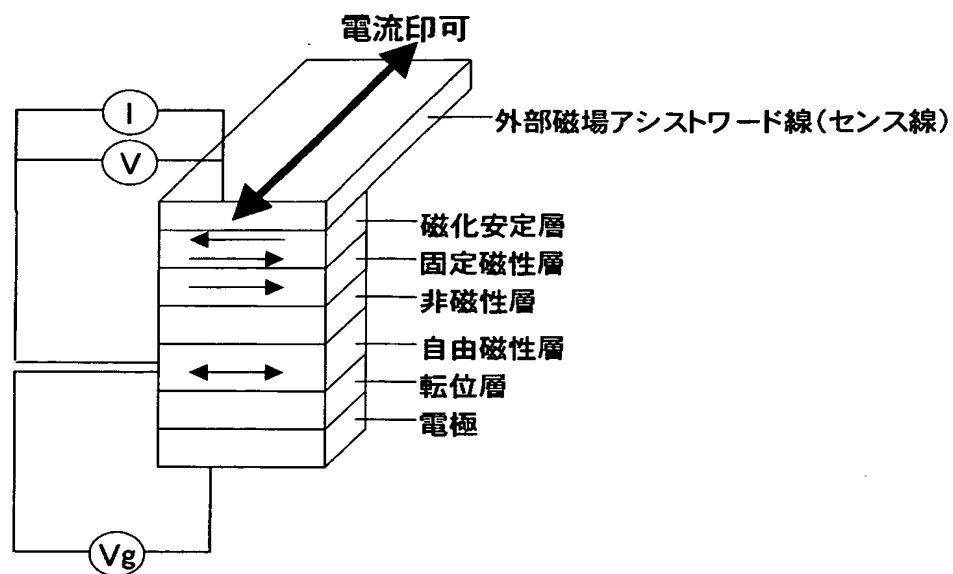
【図 6】



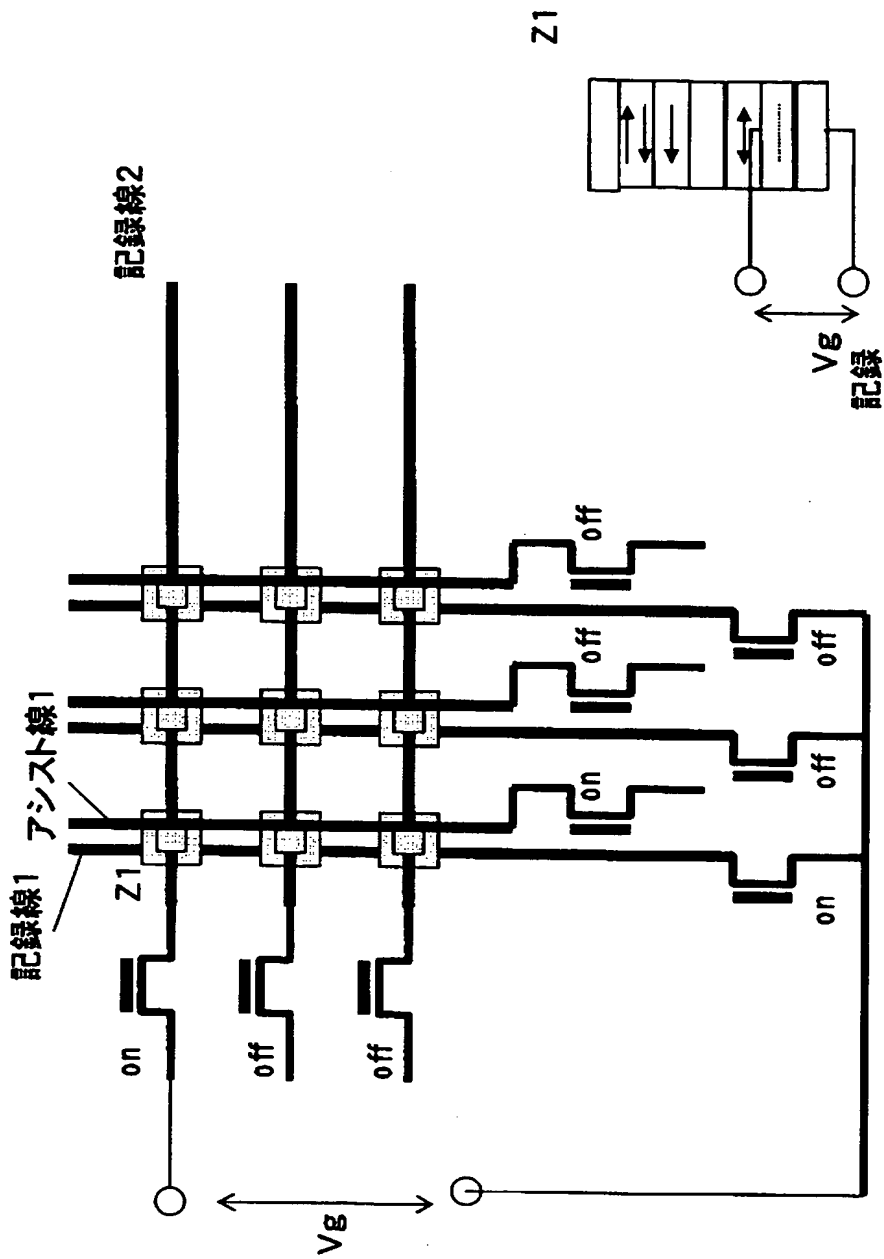
【図 7】



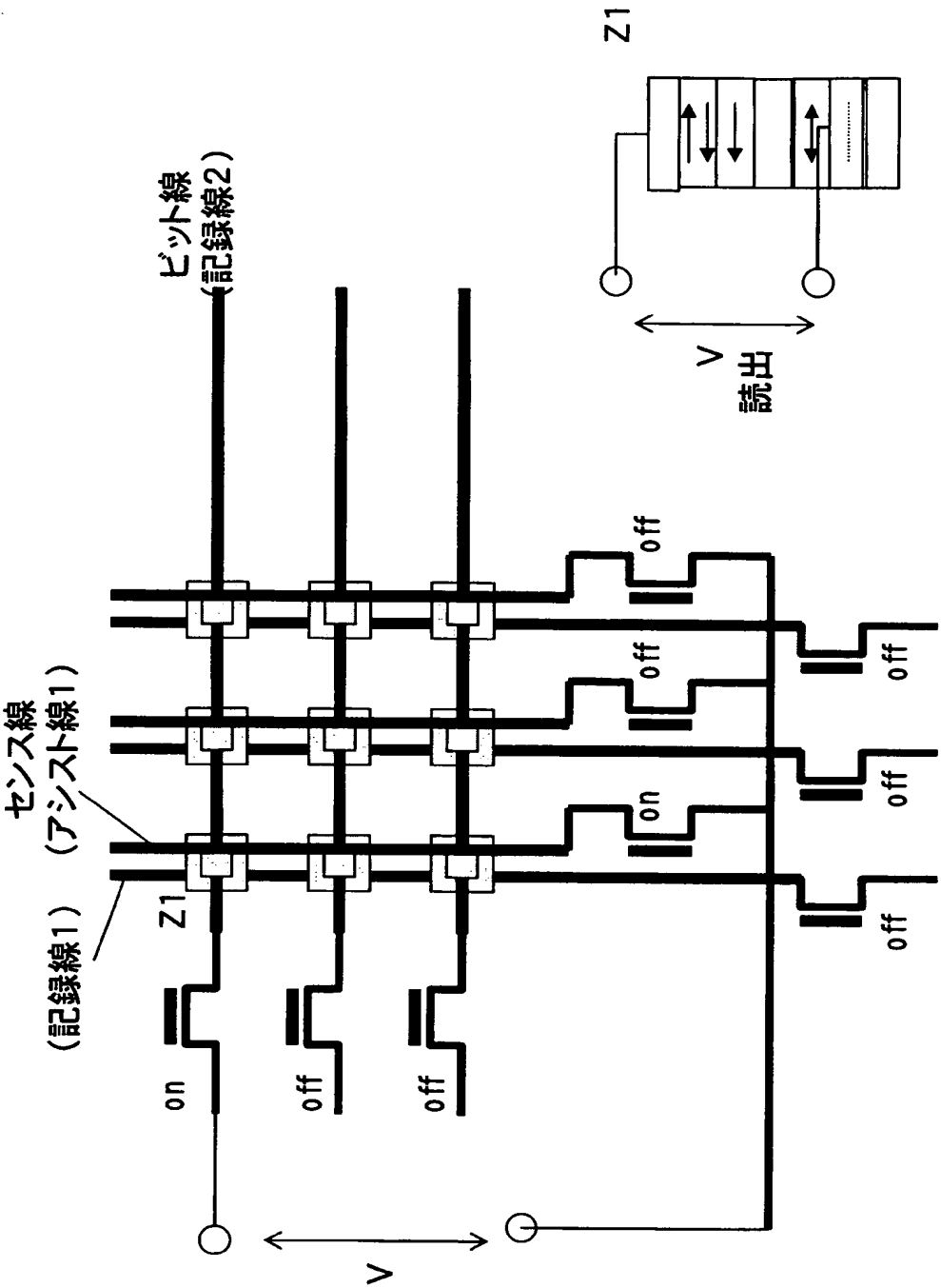
【図 8】



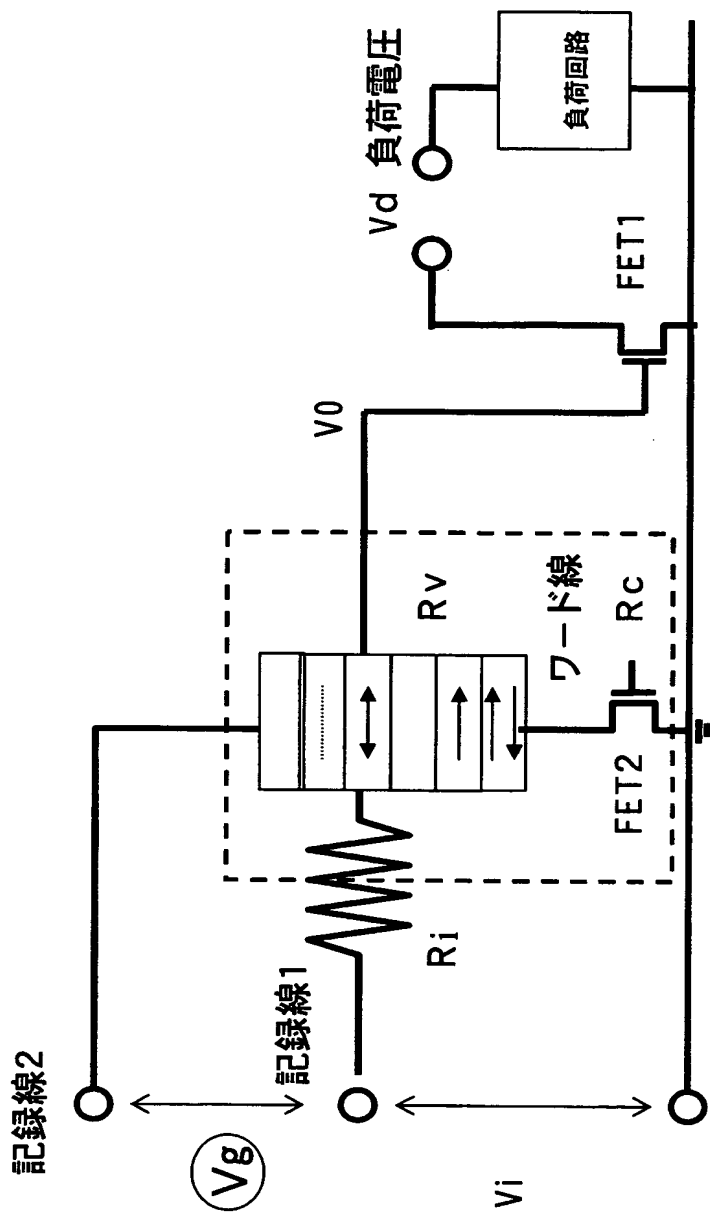
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 電圧印可によって磁化状態と変化させる磁化スイッチとその好ましいデバイス構成例を提供する。

【解決手段】 自由磁性体と転移層が磁氣的に結合され、転移層が、キャリア供給体からの電子またはホール注入あるいは誘起により、あるいは更に外部磁場をアシストすることにより、磁化状態転移を行うことで、自由磁性体の磁化方向を変化させることを特徴とする磁化スイッチ素子である。

【選択図】 図 1

特願 2 0 0 2 - 3 7 4 3 8 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社